

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 7-210395

(43) 公開日 平成 7 年 (1995) 8 月 11 日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F	9/445			
	9/06	4 1 0 S	9367-5 B	
	12/14	3 1 0 A		C5
		9367-5 B	G 0 6 F 9/06 4 2 0 M	
			G 1 1 C 17/00 3 0 9 F	C4
審査請求	未請求	請求項の数 5	F D	(全 1 1 頁) 最終頁に続く

(21) 出願番号 特願平 6-13242

(22) 出願日 平成 6 年 (1994) 1 月 10 日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中 1015 番地

(72) 発明者 金島 壽仁

神奈川県川崎市中原区上小田中 1015 番地

富士通株式会社内

(74) 代理人 弁理士 林 恒徳

(54) 【発明の名称】 ファームウェアメンテナンス方式

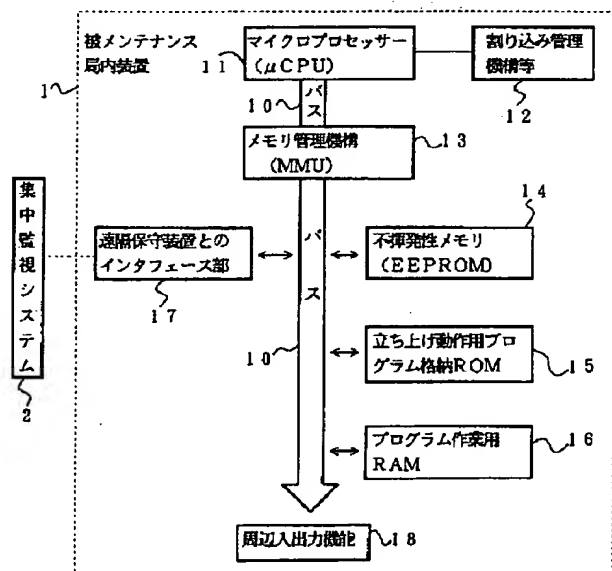
(57) 【要約】

【目的】 ファームウェアメンテナンス方式に関し、ハードウェアの規模を縮小化と、信頼性の向上を図る。

【構成】 ファームウェアを有する被メンテナンス局

(1) を遠隔地からメンテナンスするファームウェアメンテナンス方式である。被メンテナンス局にマイクロコンピュータ (11) と、前記ファームウェアを格納するとともに、該格納位置を管理する領域 (141) を備えた不揮発性メモリ (14) と、前記マイクロコンピュータの論理アドレスと前記不揮発性メモリの物理 (実) アドレスを変換する機能を持つメモリ管理機構 (13) を有し、遠隔地から該被メンテナンス局に一括して更新すべきファームウェアを転送し、転送されたファームウェアを前記不揮発性メモリに更新格納する。

本発明の原理図



【特許請求の範囲】

【請求項1】 マイクロプログラミングされたプログラムであるファームウェアを有する被メンテナンス局(1)を遠隔地からメンテナンスするファームウェアメンテナンス方式において、該被メンテナンス局(1)にマイクロコンピュータ(11)と、
該ファームウェアを格納するとともに、該格納位置を管理する領域(141)を備えた不揮発性メモリ(14)と、
該マイクロコンピュータ(11)の論理アドレスと該不揮発性メモリ(14)の物理(実)アドレスを変換する機能を持つメモリ管理機構(13)を有し、
遠隔地から該被メンテナンス局(1)に一括して更新すべきファームウェアを転送し、該転送されたファームウェアを該不揮発性メモリ(14)に更新格納するように構成されたことを特徴とするファームウェアメンテナンス方式。

【請求項2】 請求項1において、
前記不揮発性メモリ(14)をEEPROMで構成し、
該EEPROMに複数のバージョンのファームウェアを書込記憶させ、任意のバージョンのファームウェアを読出可能に構成したことを特徴とするファームウェアメンテナンス方式。

【請求項3】 請求項1において、
前記不揮発性メモリ(14)に書込記憶される複数のバージョンのファームウェアは、前記メモリ管理機構(13)により、該複数のバージョンのファームウェアの物理(実)アドレスを前記マイクロコンピュータ(11)の論理アドレスに変換することにより、ページ単位に直接動作可能とされることを特徴とするファームウェアメンテナンス方式。

【請求項4】 請求項1において、
前記不揮発性メモリ(14)の格納位置管理領域(141)に書き込み回数を記録し、該書き込み回数が保証回数を越える場合、該不揮発性メモリ(14)内の保証回数を越えたアドレス領域の利用を禁止するようにしたことを特徴とするファームウェアメンテナンス方式。

【請求項5】 請求項1において、
前記メモリ管理機構(13)は、前記不揮発性メモリ(14)への書き込み時、書き込みに必要な、該不揮発性メモリ(14)をページのみを前記マイクロプロセッサ(11)の論理アドレス空間にマッピングするようにしたことを特徴とするファームウェアメンテナンス方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、ファームウェアメンテナンス方式に関し、特にファームウェアに基づきその動作が制御される複数の子局装置である被メンテナンス局に対し、当該装置に搭載されているファームウェアを遠

隔地の集中監視装置から修正保守するファームウェアメンテナンス方式に関する。

【0002】

【従来の技術】 上記のごとく集中監視装置を中心とし、ファームウェアに基づきその動作が制御される複数の子局装置を通信ネットワークを通して接続配置して構成される通信システムにおいて、処理内容の変更やシステム構成の変更等により複数の子局装置内のファームウェアを修正保守する必要が生じる場合がある。

【0003】 このような場合に効率的にファームウェアを修正保守することが可能であることが望まれている。そして、かかる要望に対し、それまでは子局装置に対し、外部記憶媒体を設け、これに修正すべきプログラムを書込修正する方式であった。

【0004】 そこで、かかる方式に存在する問題を解決すべく本発明者は、先の特許出願(特開平2-5167号)において、EEPROM等の不揮発性メモリを被メンテナンス装置である子局装置に搭載することを提案している。

【0005】 図13は、かかる先の特許出願(特開平2-5167号)において、本発明者が提案したEEPROM等の不揮発性メモリを用いるファームウェアメンテナンス方式を用いた従来の被メンテナンス局1の機能ブロック図である。

【0006】 被メンテナンス局内には共通バス10を有し、これにマイクロプロセッサ11が接続されている。更に、この共通バス10に不揮発メモリ14、立ち上げ動作プログラム格納ROM15、プログラム作業用RAM16、遠隔保守装置2とのインターフェース部17、周辺入出力機能部18及びプログラム動作時の格納用RAM19等が接続される。

【0007】 更に、マイクロプロセッサ11には、割り込み管理機構12等が接続される。かかる構成において、先に出願した内容は、複数の被メンテナンス局をメンテナンスする集中監視システム2の基地局からプログラム修正用に定義された修正コマンドを修正データとともに被メンテナンス局1に送る。

【0008】 被メンテナンス局1のインターフェース部17は、この修正データを受信し、マイクロプロセッサ11の制御の下に、不揮発性メモリ14にバージョンアップしたプログラムデータに置き換え格納する。

【0009】 図13の動作について更に説明すると、ROM15には、装置の機能立ち上げ用のBIOS等のプログラムが記憶される。不揮発性メモリ14にファームウェアとして格納されるプログラムは、その動作を行わずするためには、プログラムが動作できるアドレス空間に複写する必要がある、RAM19にこの動作アドレス空間が割り当てられている。

【0010】 したがって、不揮発性メモリ14に記憶されるプログラムは、一度RAM19に複写することが必

要である。

【0011】

【発明が解決しようとする課題】上記のように、従来の装置では、不揮発性メモリ14にファームウェアとして格納されるプログラムを動作するために動作用のRAM19が必要である。このために局装置のハードウェアの規模が大きくなっている。

【0012】更に、メモリを管理する手段を有していないためメモリの保護機能（書込禁止領域をソフト的に設定できる機能）を持たず、このためファームウェアの誤動作による暴走状態が生じた場合、不揮発性メモリ14に格納しているファームウェアその他のデータを破壊する等の可能性が存在していた。かかる場合は、再起動が出来ない状態となる。

【0013】したがって、本発明は、ファームウェアが動作する際、必要となるプログラム動作用のメモリ（図13においてRAM19）を排除可能とし、ハードウェアの規模を縮小することを目的とする。更に、ファームウェア暴走時の不揮発性メモリの破壊や不揮発性メモリの書込回数制限オーバーによる再実行不可となる状態を回避し、信頼性を向上させることを目的とする。

【0014】

【課題を解決するための手段】図1は、本発明の被メンテナンス装置の原理図である。基本的構成として、被メンテナンス局1にファームウェアを保持する不揮発性メモリ14と、この不揮発性メモリ14の記憶内容を管理するメモリ管理機構（MMU）13を有している。

【0015】ここで、メモリ管理機構（MMU）13は、CPUがプログラムで扱うアドレス（論理アドレス）と、実記憶のアドレス（物理アドレス）との変換機能を有する論理素子である。更に、変換に際し、不揮発性メモリ14への書き込みの際、書き込みに必要なページのみCPUの論理アドレス空間にマッピングすることにより、プログラム暴走や装置故障等への悪影響が最小に抑えられる。

【0016】そして遠隔地からこの被メンテナンス局1に一括して更新すべきファームウェアを転送し、転送されたファームウェアを前記不揮発性メモリ14に更新記憶するように構成されている。

【0017】したがって、図13の従来装置の構成と比較する場合、同一又は類似のものには、同一の記号及び符号を付してあり、本発明は、メモリ管理機構13を有する点に特徴を有する。これによりプログラムの動作時、不揮発性メモリ14からプログラムを読出動作させるためのRAM19が排除されている。

【0018】不揮発性メモリ14内には、複数の異なるバージョンのファームウェアが格納される。さらに複数の異なるバージョンが格納される際に、それぞれのバージョンが管理される。

【0019】

【作用】上記の構成により、ファームウェアが初めてスタートする時、不揮発性メモリ14内に格納された各バージョン及び動作可否状態が検出され、スタートすべきファームウェアが決定される。かかる機能は、マイクロコンピュータ11の制御により行われる。

【0020】そしてマイクロコンピュータ11によりメモリ管理機構13に対して、そのファームウェアが動作出来るように不揮発性メモリ14上のアドレスである実アドレスと、ファームウェア動作用の論理アドレスを設定する。この設定が完了すると設定されたアドレスのファームウェアの処理に移行する。

【0021】更に、メモリ管理機構13に対して、ファームウェア動作用の論理アドレスを設定する際には書込保護属性を与えることにより、プログラム暴走時／誤動作時のメモリ破壊を防ぐことができる。

【0022】

【実施例】図2は、本発明を適用したデータ収集システム例を示し、遠隔地に置かれた複数の無人局のデータ収集装置（#1～#3）1を通信用ネットワーク3を介して集中監視装置2に接続するように構成される。かかるシステムにおいて、集中監視装置2によりデータ収集装置1のファームウェアが一括してメンテナンスされる。

【0023】図3は、上記のデータ収集装置1の実施例機能ブロック図である。基本的構成は、図1の原理図で説明したと同様である。図において、インターフェース部17は、集中監視装置2とネットワーク3を介して接続される。

【0024】周辺入出力機能としてセンサー入力部18を有し、温度、湿度等のセンサー4からの検出データを受信し、共通バス10を通してプログラム作業用メモリ16に転送する。プログラム作業用メモリ16に転送された検出データは、マイクロプロセッサ11の制御の下に不揮発性メモリ14に格納されるファームウェアのプログラムに基づき処理される。

【0025】不揮発性メモリ14は、実施例としてEEPROMが採用される。EEPROMは、電氣的にデータの変更が可能な記憶素子であり、また不揮発性であるので電源を供給しなくても内容が失われない。近年は、フラッシュメモリ等の大容量化製品が登場している。

【0026】ここでマイクロプロセッサ11は、各メモリに対し、論理アドレス（0000～7FFFF）を有する。マイクロプロセッサ11からのアドレスバスがメモリ管理機構13により対応する物理（実）アドレスに変換され、各々のメモリに対してアクセスされる。あるいは反対に、各々のメモリの実アドレスがマイクロプロセッサ11が管理するアドレス空間の対応する論理アドレスに変換される。

【0027】この変換のための変換規則は、使用するメモリ管理機構13により異なるが、通常、ある塊の単位（これを以後ページという。）でアドレス変換される。

本発明の実施例ではこれを4Kバイト単位としている。そして、この変換のための変換テーブル50は予めメモリ管理機構11に格納されている。

【0028】かかる論理アドレスと実アドレスとの関係が図4に示される。図4に示されるようにマイクロプロセッサ11とメモリ管理機構13との間は、論理アドレス(0000~7FFFF)が送受される。

【0029】この論理アドレス(00000~7FFFF)は、アドレス変換テーブル50に基づきメモリ管理機構13により物理(実)アドレスに変換される。あるいは反対に物理(実)アドレスが論理アドレス(00000~7FFFF)に変換される。

【0030】図4に示す例では、論理アドレス(00000~7FFFF)の内の対応するアドレスが不揮発性メモリ14の実アドレス(XXX00000~XXXFFFF)と対応していることを示し、これらが変換されることを示している。

【0031】図5は、マイクロプロセッサ11から見た論理アドレス空間の例であり、メモリ管理機構13により物理(実)アドレスがアドレス変換された結果の論理アドレス空間を示し、実際のファームウェアが動作した上でのアドレスを示している。

【0032】図5において、図5(i)は、メモリ管理機構13により、論理アドレスと実アドレスの変換が行われるアドレス空間である。更に図5(ii)は、ファームウェアメンテナンス時、即ち不揮発性メモリ14への書込時必要に応じて、マッピングされる領域である。

【0033】尚、図5(iii)は、プログラム作業用メモリ16に割り当てられたメモリ空間である。

【0034】ここで、不揮発性メモリ14内のファームウェアの配置を考える。図6は、この不揮発性メモリ14におけるファームウェアの配置を示す図である。領域としてファームウェアの格納位置管理領域141、ファームウェアの複数のバージョンA~Eの格納領域141~145を有する。

【0035】そして図4に示されるように、例としてファームウェアの格納位置管理領域141は不揮発性メモリ14の実アドレスXXX00000~XXX10000のアドレス空間、ファームウェアのバージョンAはXXX10000~XXX40000のアドレス空間、バージョンBはXXX40000~XXX80000のアドレス空間、バージョンCはXXX80000~XXX90000のアドレス空間に割り当てられる。

【0036】図7は、本発明の特徴とする不揮発性メモリ14内のファームウェアの格納位置管理領域141の管理構成を示している。更に図8及び図9は、この管理構成の詳細を説明している図である。

【0037】図7は、ファームウェアの各バージョン等を管理するページ管理全体イメージを示し、図示されるように三つの領域141(i)、141(ii)、141

(iii)により格納すべきファームウェアを管理する。

【0038】141(i)は、書込回数管理領域であり、ページ管理領域全体の位置(使用すべきか否かの判断)、正常性(領域が正しいかどうか)を管理する。即ち、不揮発性メモリは、通常、書込回数に限度をデバイスの特性上有している。

【0039】このため管理領域141を不揮発性メモリ14内に持つと、当然にこの領域に対する書込回数が多くなる。これを防ぐために管理領域全体の書込回数と、管理領域の開始位置をこの領域自体で管理を行う。

【0040】具体的には、この管理領域141(i)は、図8に示されるように識別ID、管理領域のバージョン番号、管理領域の書込回数、管理領域全体のチェックコードが記録される。

【0041】ここで、後に説明するCPUリセット時の処理フロー(図10)の中で管理領域開始位置を決めている。したがって、図6に示す管理領域141は、不揮発性メモリ上の何処に格納されてもよい。

【0042】141(ii)のファームウェアエントリ領域は、図9にその詳細が示される(図9:240)のように、不揮発性メモリ14内に格納されているファームウェアのバージョン番号や格納開始ページ番号を管理する。これは、CPUリセット時の処理において、動作させるべきファームウェアを決定する際に参照される。

【0043】更に141(iii)のページ管理領域内のファームウェアが格納される先頭のページ番号も示している(図9:240で示される領域の「格納開始管理番号」)。

【0044】141(iii)のページ管理領域は、メモリ管理機構13にマッピングする単位で不揮発性メモリ14の使用状況及び分断されているファームウェアの格納位置を一緒に管理する。同時に当該ページの書込回数も管理する。

【0045】管理方法としては、不揮発性メモリ14をある単位の塊として、それに対して一連のページ番号を与え、その番号に対応させる方式である。したがって、1頁内にファームウェアが格納出来ない場合は、141(iii)に示す様に、ページ管理領域に次のページ番号を示すことにより管理する(図9参照)。

【0046】そして例えば、次のページ番号が「FFF」の場合、ページの終了(次のページがない)を示し、「000」の場合、このページは、使用されていない(空きページ)ことを示すものとする。

【0047】また、書込回数もこの領域に持ち、格納する際に書込回数が少ないページより書き込むように管理を行う。更に書込回数が限度を越えた場合は、ページ番号を「FFE」とし、永久的に使用できない領域として管理する(図9参照)。

【0048】図7において、ページ管理領域141(ii)における管理番号は、計算により不揮発性メモリ1

4のファームウェア格納領域のページ番号に対応付けられる。また先に言及したように実施例として1ページを4バイトで示している。したがって、管理番号の最大値を2048(800HEX)とすると、最大8MBまでの領域を管理できる(4バイト×2048=8192バイト)。

【0049】ここで図10に示すCPUリセット時の処理フローにしたがい、更に実施例動作を説明する。

【0050】装置が立ち上げ(POWER ONリセット)られると(ステップS1)、メモリ管理機構13が初期設定され、不揮発性メモリ14の管理領域141を10 検索するために、不揮発性メモリ14の実アドレスがメモリ管理機構13により論理アドレス空間に変換され、マッピングされる(ステップS2)。

【0051】次いで、最新の管理領域を求めるために管理領域141の書込回数管理領域141(i)の識別ID(図8参照)を検索する。この時、バージョン番号が大きいものを検索する。そして管理領域のチェックコードを求め、当該領域の正常性をチェックする(ステップS3)。

【0052】更に、ファームウェアエントリ領域141(ii)内の情報(図9:240)から最新バージョンのアドレスを検索する(ステップS4)。そして、検索したファームウェアを論理アドレス空間にマッピングする。マッピングする時、書込禁止領域としてメモリ管理機構13に設定する(ステップS5)。

【0053】この後、ファームウェアエントリ領域内情報(図9:240)に基づきマッピングしたファームウェアの初期化処理を行う(ステップS6)。以降、格納されているファームウェアの処理(通常処理)が行われ(ステップS7)。以上、立ち上げ時の処理と各管理テーブルの処理について説明を行った。

【0054】次にファームウェアを不揮発性メモリ14に書き込む場合の処理を、図11及び図12を参照して説明する。

【0055】通常運用時に遠隔にある集中監視装置2からファームウェア保守コマンドが送られる。集中監視装置とのインターフェース部17において、受信した保守コマンドから書き込もうとするファームウェアに関するエントリテーブルに格納する情報を得る(ステップS10)。

【0056】次いで、不揮発性メモリ14内の管理領域141を操作するために不揮発性メモリ14の実アドレスを論理アドレス空間にマッピングする(ステップS11)。そして不揮発性メモリ14内の管理領域141を検索して現在使用中の管理領域を識別ID(図8参照)に基づき検索する(ステップS12)。

【0057】次いで、ファームウェアエントリ領域141(ii)(図9)より未使用のファームウェアエントリテーブルを検索する(ステップS13)。未使用の

ファームウェアエントリテーブルの有無を確認し(ステップS14)、空きテーブルがない場合は、最も古いバージョンのファームウェアを検索する(ステップS15)。検索された最も古いバージョンのファームウェアのマップテーブルを全て未使用にする(ステップS16)。

【0058】ステップS14で空きテーブルが検索された場合及び、ステップS16で最も古いバージョンのファームウェアのマップテーブルを全て未使用にした場合即ち、古いバージョンのファームウェアを削除した場合は、今回格納するファームウェアの大きさに基づきページ管理領域(図9:141(iii)参照)から必要サイズ分を検索する(ステップS17)。

【0059】空きページの有無を確認して(ステップS18)、空きがない場合は、格納領域不足で異常終了となり、管理領域書込回数領域(141(ii))を更新して終了する(図12:ステップS24)。

【0060】ステップS18で空きページが確認されると、以降図12の処理に繋がる。即ち、ファームウェアエントリテーブルに今回格納するファームウェアの情報を書き込み更新する(ステップS20)。

【0061】次いで、ステップS21~S23の処理を書込データ分繰返し、1ページ分の単位で格納すべきファームウェアを不揮発性メモリ14に格納する。この時、ページ管理領域(図9:141(iii)参照)中の書込回数を増加する。

【0062】ここで、ステップS21~S23の処理を個々に説明すると、ステップS21では、1ページ分の不揮発性メモリ14を論理アドレス空間にマッピングする。

【0063】更に、ステップS22により、遠隔の中央監視装置2とのインターフェース部17より書き込むべきファームウェアのデータを得る。そしてこのデータをマッピングした不揮発性メモリ14に書き込む(ステップS23)。

【0064】次いで管理領域書込回数領域(141(i))を更新して終了する(図12:ステップS24)。この時、マッピングしていた不揮発性メモリ14のマッピングを外す。

【0065】一方、運用中に古いバージョンのファームウェアを動作させる場合は、ファームウェアエントリテーブル領域(図9:141(ii)参照)中の動作可否情報(図9:240の動作フラグ)を、遠隔の集中監視装置2からのコマンドまたは、被メンテナンス装置1内の図示しない操作スイッチにより操作して、図10の動作フローのステップS4において、判定することにより任意のバージョンを動作させることが可能である。

【0066】尚、以上の実施例説明において、メモリ管理機構13を独立の論理素子として説明したが、本発明は、これに限定されず、マイクロプロセッサ11に上記

のメモリ管理機構 13 と同等の機能を実行させることによっても本発明の実施が可能である。

【0067】

【発明の効果】以上実施例にしたがい説明したように、本発明において、図 8 及び図 9 に示したとき管理領域を利用することにより、不揮発性メモリ 14 の書込回数保証範囲で有効、且つ信頼性を高く保つことが可能である。

【0068】同時にハードウェア規模も余分な RAM を搭載する必要がない。更に不揮発性メモリへの書込時に、書込に必要なページのみマイクロプロセッサの論理空間にマッピングするようにしているので、プログラムの暴走や装置故障時への悪影響が最小に抑えられ、高い信頼性を持つことが可能である。

【図面の簡単な説明】

【図 1】本発明の原理を説明する図である。

【図 2】本発明を適用したシステム例である。

【図 3】本発明の実施例機能ブロック図である。

【図 4】本発明におけるアドレス変換の関係を示す図である。

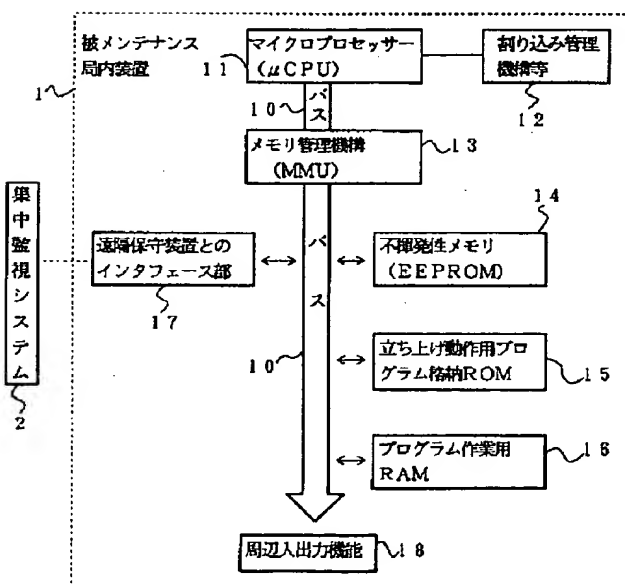
【図 5】マイクロプロセッサから見た論理アドレス空間の例を示す図である。

【図 6】不揮発性メモリ内の配置イメージを説明する図である。

【図 7】不揮発性メモリ内のファームウェア管理構成を説明する図である。

【図 1】

本発明の原理図



【図 8】不揮発性メモリ内のファームウェア管理領域の詳細を説明する図（その 1）である。

【図 9】不揮発性メモリ内のファームウェア管理領域の詳細を説明する図（その 2）である。

【図 10】CPUリセット時の処理フローを説明する図である。

【図 11】不揮発性メモリへの書き込み時の処理フローを説明する図（その 1）である。

【図 12】不揮発性メモリへの書き込み時の処理フローを説明する図（その 2）である。

【図 13】従来装置の機能を説明するブロック図である。

【符号の説明】

1 被メンテナンス局（データ収集装置）

2 集中監視システム

3 通信用ネットワーク

4 センサー

10 バス

11 マイクロプロセッサ

20 12 割り込み管理機構

13 メモリ管理機構 (MMU)

14 不揮発性メモリ

15 立ち上げ動作プログラム格納ROM

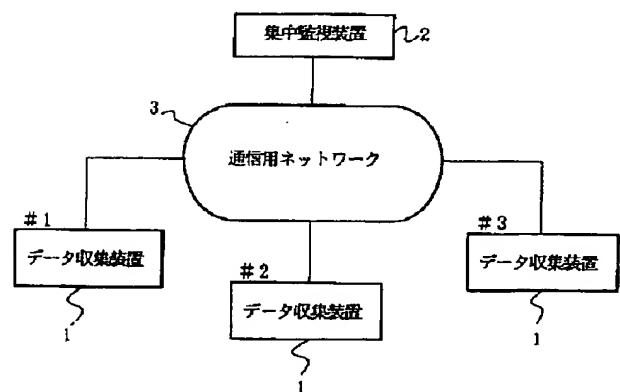
16 プログラム作業用RAM

17 集中監視装置とのインタフェース部

18 センサー入出力部

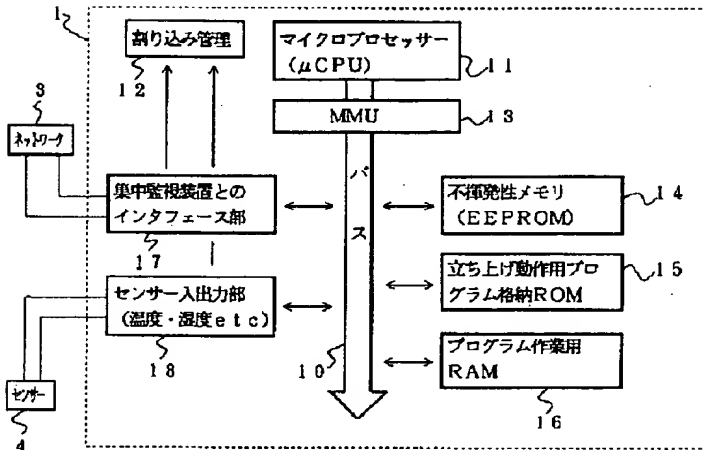
【図 2】

本発明の適用システム例



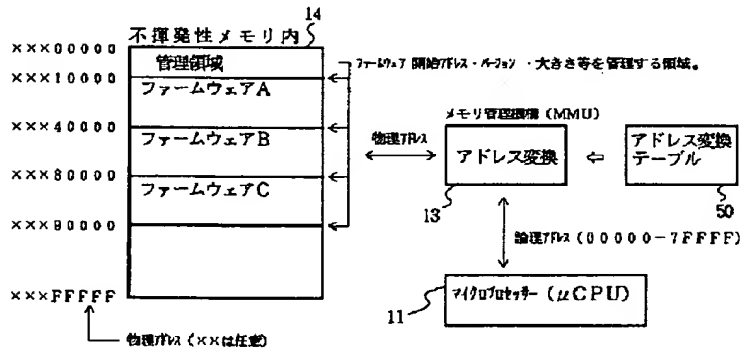
【図3】

本発明の実施例機能ブロック図



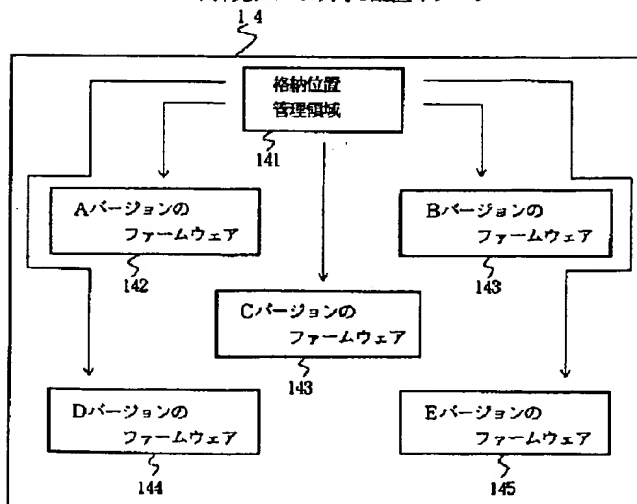
【図4】

アドレス変換の関係図



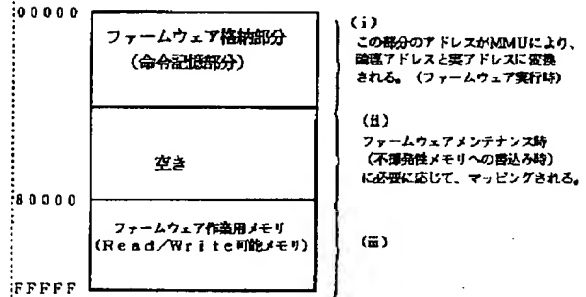
【図6】

不揮発性メモリ内の配置イメージ



【図5】

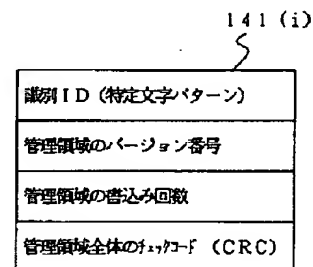
マイクロプロセッサから見た論理アドレス空間の例



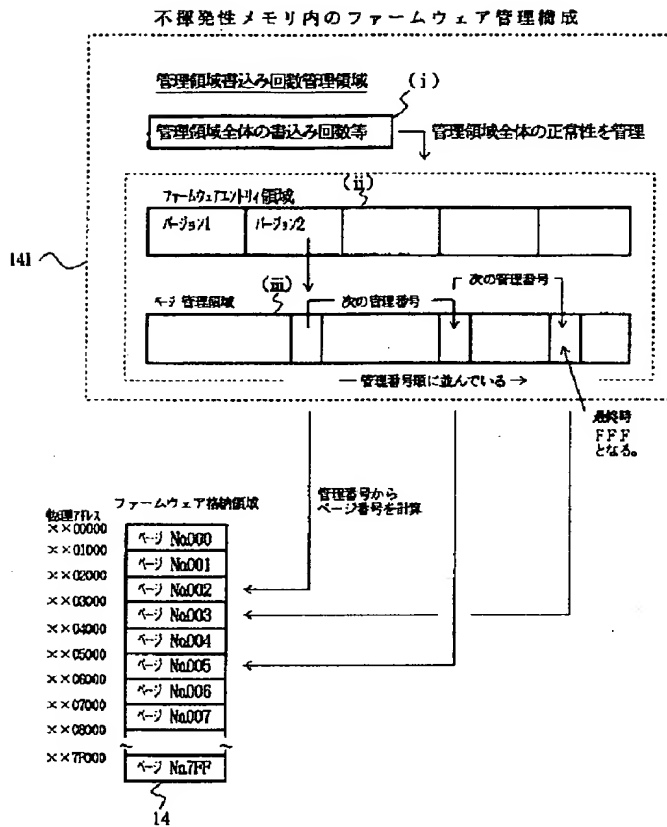
【図8】

不揮発性メモリ内のファームウェア管理領域詳細 (その1)

管理領域書き込み回数管理領域

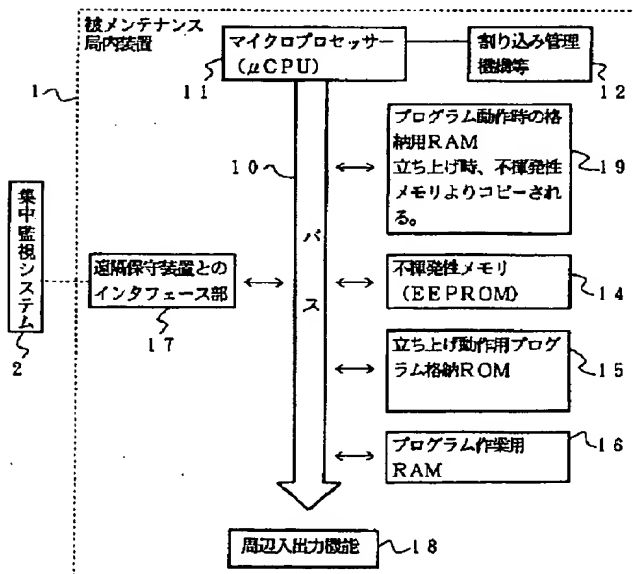


【図7】



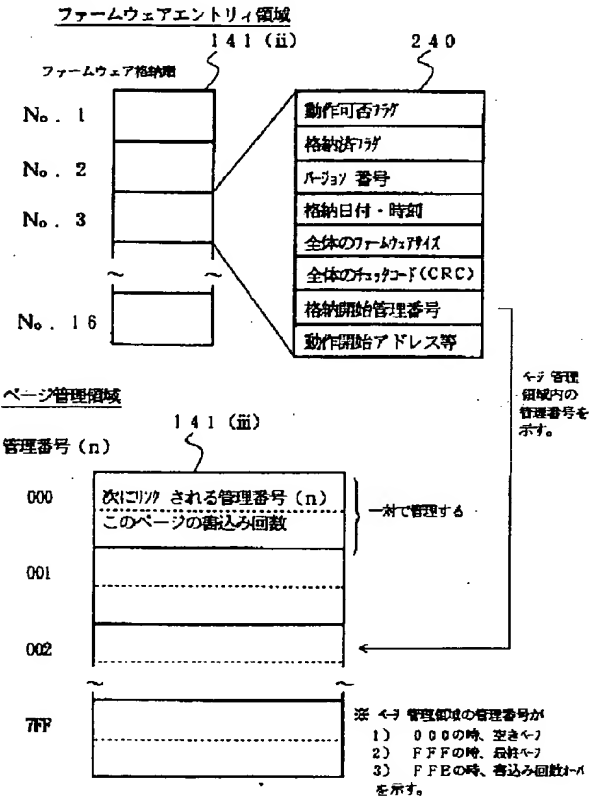
【図13】

従来装置の機能ブロック図



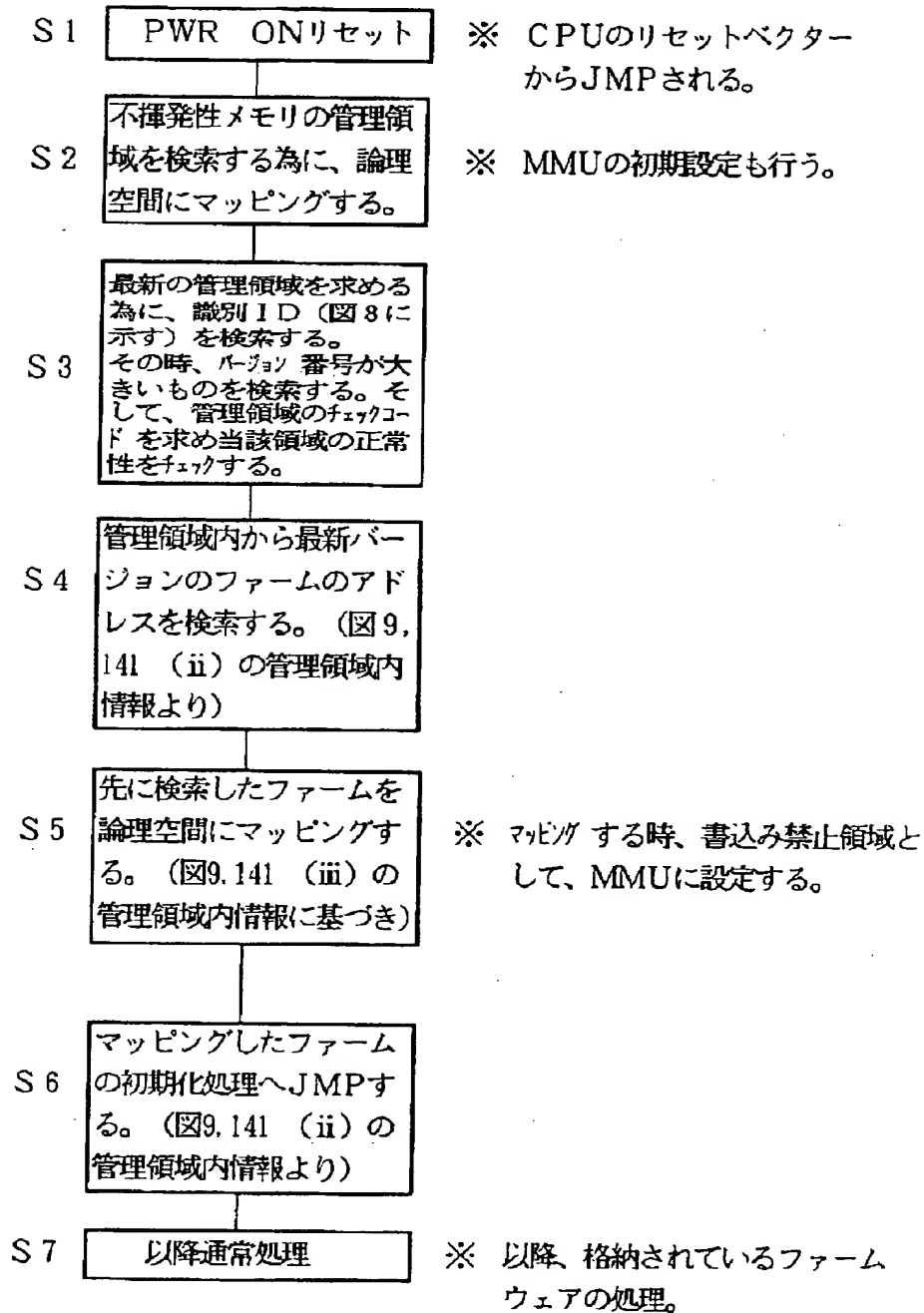
【図9】

不揮発性メモリ内のファームウェア管理領域詳細 (その2)



【図10】

CPUリセット時の処理フロー



【図11】

不揮発性メモリへの書き込み時の処理フロー（その1）

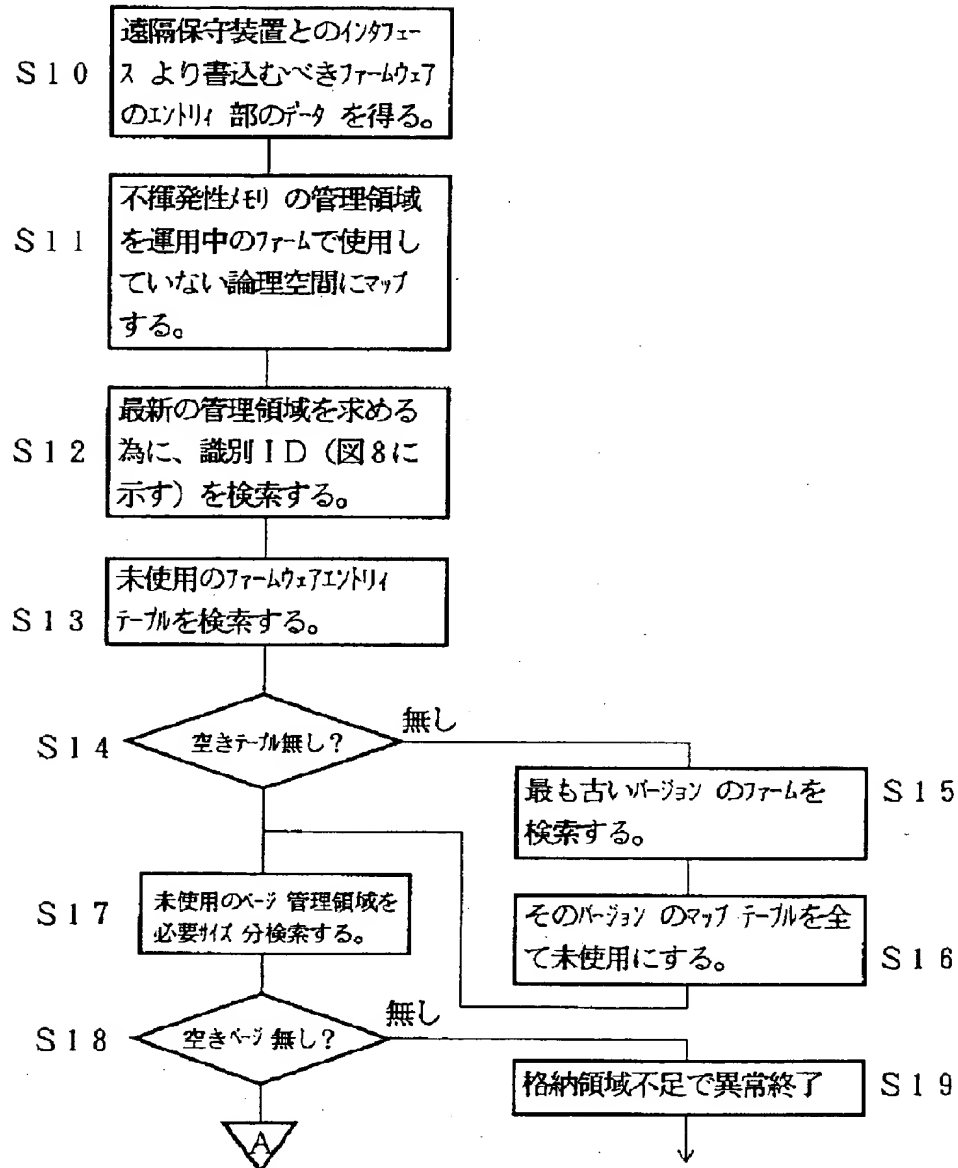
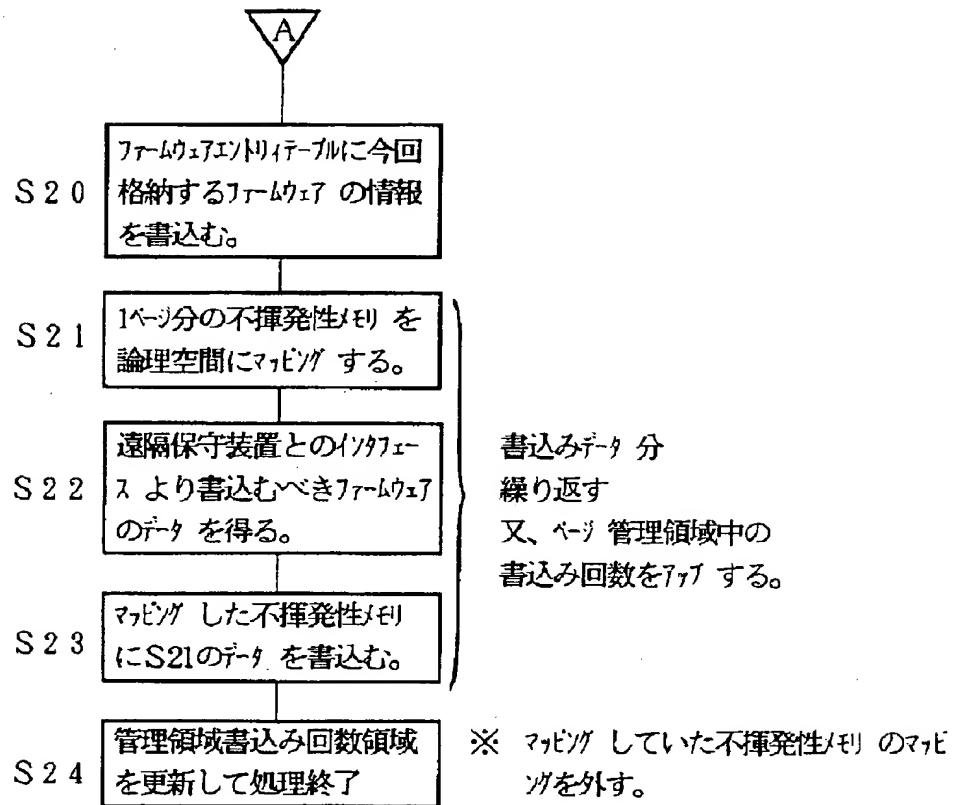


図12 S24へ

【図 12】

不揮発性メモリへの書き込み時の処理フロー（その 2）



フロントページの続き

(51) Int. Cl. °

G 0 6 F 12/16

G 1 1 C 16/06

識別記号

3 1 0 A 9293-5B

庁内整理番号

F I

技術表示箇所

C4

C4